

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

62-8644

Title of The Device: Coupled-type lead frame for semiconductor package

PRIOR ART

Conventionally, an electrical component having leads, such as an IC package for accommodating an integrated circuit element is made of an electrically-insulating material such as ceramic or glass etc., and, as shown in Fig. 2, it comprises an insulating substrate 18 having metallization layer 21 formed from a high-melting point metal powder such as molybdenum (Mo), tungsten (W), or manganese (Mn) etc. on the top and side surfaces thereof, outer lead terminals 12 attached to the metallization layer 21 by soldering to electrically connect the integrated circuit element to an external circuit, and a lid body 22, and within the interior thereof, the integrated circuit element 23 is accommodated and hermetically sealed to form a semiconductor device.

In such a prior art semiconductor package, when the lead terminals 12 are soldered to the metallization layer 21 on a side surface of the insulating substrate 18 which is a member of the package, using a soldering material such as silver solder, the insulating substrate 18 and the lead terminals 12 having the soldering material clad on the surfaces thereof are placed within a jig made of black lead, and alignment is performed

so that the metallization layer 21 on the side surface of the insulating substrate 18 and the lead terminals 12 are pressed against each other, and thereafter, it is passed through a soldering furnace at approximately 800°C to thermally melt the soldering material, thus, to achieve the soldering of the lead terminals 12 to the metallization layer 21 on the side surface of the insulating substrate 18 which is a member of the package.

However, according to this method, in order to abut the lead terminals 12 against the metallization layer 21 on the side surfaces of the insulating substrate, a jig made of black lead is required, and alignment between the lead terminals 12 and the insulating substrate 18 within the jig requires substantial efforts, and also, this jig made of black lead has an extremely poor general versatility as it has to be provided individually and correspondingly to the shapes of the insulating substrate 18 and the lead terminals 12, so that it has a drawback that the semiconductor package as a product is very costly.

Furthermore, when the lead terminals 12 are soldered onto the metallization layer 21 on the side surface of the insulating substrate 18 as a member of the package using the aforementioned jig, the black lead as a constituent of the jig adheres onto the surfaces of the metallization layer 21 of the insulating substrate 18 and the lead terminals 12, and as a result, when the surfaces of the lead terminals 12 etc. are plated in a

subsequent process, desirable adhesion of the plated metal layer cannot be achieved as the black lead is present on the surfaces of the lead terminals 12, thus, there has been a drawback in that the plated metal layer would generate adhesion failures or terminal holes.

Accordingly, in order to address the above-mentioned drawbacks, there has been proposed a coupled-type lead frame 11 for semiconductor package as shown in Fig. 3, comprising a plurality of coupling plates 14 each having shelf portions 15 for supporting the insulating substrate 18 on the both sides, which couples a pair of lead frames 13, 13 having a plurality of lead terminals 12. In this coupled-type read frame 11 for a semiconductor package, the insulating substrate 18 is placed on the opposing shelf portions 15, 15 of adjacent coupling plates 14, 14, and at this point, the insulating substrate 18 is tightly held therebetween by the pressure promoted by the elasticity of the shelf portions 15, 15, thereby achieving the alignment between the metallization layer on the side surfaces of the insulating substrate 18 and the lead terminals 12, and it is then passed through a soldering furnace to achieve soldering between the metallization layer of the insulating substrate 18 and the lead terminals 12.

According to this method, however, the stamping process to form the coupled-type lead frame 11 has to be performed highly accurately relative to the external dimensions of the

insulating substrate 18 in order to avoid the displacement between the insulating substrate 18 and the lead terminals 12, so that, when placing the insulating substrate 18 on the self portions 15, 15 of the adjacent coupling plates 14, 14 and tightly holding therebetween by pressure, utilizing the elasticity of the coupling plates 14, 14, the coupling plates 14, 14 have to be push-opened in order to place the insulating substrate 18, and at this point, when an excessive force is applied to the coupling plates 14, the coupling plates 14 may be deformed, and as a result, the coupling plates 14 may no longer be capable of tightly holding the insulating substrate 18 by pressure, thus, the alignment and abutment between the metallization layer on the side surfaces of the insulating substrate 18 and the lead terminals may not precisely be achieved, that in turn, may result in the incapability of accurate soldering of the lead terminals 12 to the metallization layer.

OBJECT OF THE PRESENT DEVICE

The present device was contrived in consideration with the above drawbacks, and an object thereof is to provide a novel lead frame which never deforms when abutting and aligning the lead terminals relative to the package members so as to avoid the displacement, and allows the lead terminals to be soldered to the package members extremely accurately.

EMBODIMENT

The present device will now be explained in greater detail according to an embodiment shown in Fig. 1.

Fig. 1 shows one embodiment of a coupled-type lead frame for a semiconductor package according to the present device, and as a whole, the coupled-type lead frame indicated by reference numeral 1 comprises a pair of lead frames 3, 3 having a plurality of lead terminals 2 and a plurality of coupling plates 4, 4 for coupling the lead frame pair 3,3.

The aforementioned lead frame 3 includes a plurality of lead terminals 2 attached at a constant interval in a comb-like formation, and this interval of the lead terminals 2 corresponds to the interval of the metallization layer 9 formed on the side surfaces of the package member 8.

A soldering material such as silver soldering alloy etc. is clad on one of the major surfaces of each lead terminal 2, that is, the surface to be abutted against the package member 8, and after the lead terminals 2 are aligned with, and pressed against the metallization layer 9 on the package member 8, it is passed through a furnace at approximately 800°C to thermally melt the silver soldering alloy etc., thereby soldering each of the lead terminals 2 onto the metallization layer 9 of the package member 8.

The lead frame 3 and the lead terminals 2 are made of

a metal such as cobal (Fe-Ni-Co) or 42-alloy etc., and they are formed from a plate-like metal body through a known stamping method.

The pair of lead frames 3, 3 having the plurality of lead terminals 2 are coupled by a plurality of U-shaped coupling plates 4, and each of these coupling plates 4 has, on the both sides of the top portion thereof, shelf portions 5 on which the package member 8 is placed and tab portions 6 to be abutted against the package member for alignment.

The spacing between the coupling plates 4 attached to the lead frames 3, 3 corresponds to the outer dimension of the package member 8, and placement of the both ends of the package member 8 on the opposing selves 5, 5 would result in the package member 8 to be held on the coupling plates 4, 4 in a manner that the metallization layer 9 on the side surfaces of the package member 8 is pressed against the top ends of the respective lead terminals 2. At the same time, the package member is abutted against the opposing tab portions 6, 6 of the adjacent coupling plates 4, 4, thereby determining the position thereof, so that the free movement of the package member 8 is inhibited, thus accurate positioning of the package member 8 is provided.

In this way, by placing the package member 8 on the shelf portions 5, 5 of the adjacent coupling plates 4, 4 by push-opening the coupling plates 4, 4 (and the tab portions

6, 6), and abutting the tab portions 6, 6 to set the member in position, the lead terminals 2 clad with a soldering material such as silver soldering alloy etc. are abutted against, and positioned relative to, the metallization layer 9 (i.e. a layer of a high-melting point metal such as Mo, W, Mn etc.) deposited on the both side surfaces of the package member 8, and at the same time, by passing it through a soldering furnace at approximately 800°C to thermally melt the soldering material, the lead terminals 2 are connected to given portions of the metallization layer 9 on the side surfaces of the package member 8.

In a coupled-type lead frame for a semiconductor package according to the present device, a slit 7 is formed between the tab portions 6, 6 formed on the both sides of each coupling plate 4 as shown in Fig. 1. With such a slit 7 formed between the tab portions 6, 6 of each of the coupling plates 4, even if an excessive force is applied when push-opening adjacent coupling plates 4, 4 (and the tab portions 6, 6) for the placement of the package member 8 on the shelf portions 5, 5, a part of such force is absorbed by the slit 7, so that the coupling plates 4 (and the tab portions 6) would not be deformed, and the package member may be abutted and positioned by the tab portions 6, 6, thus, extremely accurate positioning of the package member 8 may be achieved.

公開実用 昭和62-8644

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

昭62-8644

⑬ Int. Cl.⁴

H 01 L 23/48
23/04

識別記号

庁内整理番号

7735-5F
D-6835-5F

⑭ 公開 昭和62年(1987)1月19日

審査請求 未請求 (全 頁)

⑮ 考案の名称 半導体パッケージ用連結型リードフレーム

⑯ 実 願 昭60-98677

⑰ 出 願 昭60(1985)6月27日

発考案者 細 井 義 博 国分市福島1115-2

出 願 人 京セラ株式会社 京都市山科区東野北井ノ上町5番地の22

明 細 書

1. 考案の名称

半導体パッケージ用連結型リードフレーム

2. 実用新案登録請求の範囲

複数个のリード端子を有する一対のリードフレームをパッケージ部材を載置するための棚部及びパッケージ部材に当接し位置決めするための爪部を両側に有する連結板で連結して成る半導体パッケージ用連結型リードフレームにおいて、前記両爪部間の連結板にスリットを形成したことを特徴とする半導体パッケージ用連結型リードフレーム。

3. 考案の詳細な説明

〔産業上の利用分野〕

本考案は半導体素子が収納されるセラミックパッケージ（以下、パッケージと称す）に用いられるリードフレームに関し、より詳細には黒鉛等の治具を使用することなく、リードフレーム自体の弾性を利用することによってリード端子をパッケージ部材の金属層（メタライズ金属層）に圧接させ、リード端子を銀ロウ等のロウ材を介し、パッ

ケース部材のメタライズ金属層に正確にロウ付けすることができる連結型のリードフレームの改良に関するものである。

↓ (従来の技術)

従来、リード付き電子部品、例えば集積回路素子を収納するためのICパッケージは第2図に示すように、セラミック、ガラス等の電気絶縁材料から成り、その上面及び側面にモリブデン (Mo)、タングステン (W)、マンガン (Mn) 等の高融点金属粉末から成るメタライズ金属層21を有する絶縁基体18と、集積回路素子を外部回路に電気的に接続するために前記メタライズ金属層21にロウ付けされた外部リード端子12と蓋体22とから構成されており、その内部に集積回路素子23が収納され、気密封止されて半導体装置となる。

かかる従来の半導体パッケージは、リード端子12をパッケージ部材としての絶縁基体18側面のメタライズ金属層21に銀ロウ等のロウ材を介しロウ付けする場合、黒鉛等から成る治具内に絶縁基体18及び表面にロウ材がクラッド(被着)されてい

るリード端子12を収納し、該治具によって絶縁基体18側面のメタライズ金属層21とリード端子12とが圧接するように位置合わせを行い、しかる後、これを約800℃のろう付け用の炉中に通し、ろう材を加熱熔融させることによってパッケージ部材としての絶縁基体18側面のメタライズ金属層21にリード端子12をろう付けしていた。

しかしながら、この方法によれば、絶縁基体18の側面メタライズ金属層21にリード端子12を位置決め接合させるのに黒鉛等から成る治具が必要であり、該治具内での絶縁基体18とリード端子12との位置決めが非常に手間を要すること、またこの黒鉛等から成る治具は絶縁基体18及びリード端子12の形状に対応させて個々に準備しなければならず、極めて汎用性が悪いものであること等から、製品としての半導体パッケージを高コストとする欠点を有していた。

また前記治具を使用してパッケージ部材としての絶縁基体18の側面メタライズ金属層21にリード端子12をろう付けした場合、治具を構成する黒鉛

が絶縁基体18のメタライズ金属層21表面やリード端子12表面に付着してしまい、その結果、次の工程においてリード端子12等表面にめっきを施すと、該リード端子12等の表面には黒鉛が付着していることから、めっき金属層は良好に被着せず、めっき金属層に密着不良やピンホール(孔)を発生してしまうという欠点を有していた。

そこで上記欠点を改良するため、第3図に示すような複数個のリード端子12、を有する一対のリードフレーム13,13を、両側に絶縁基体18を載置するための棚部15を有する複数個の連結板14で連結して成る半導体パッケージ用連結型リードフレーム11が提案されている。この半導体パッケージ用連結型リードフレーム11は隣接する連結板14,14の相対向する棚部15,15上に絶縁基体18を載置すると共に該棚部15,15の弾性を利用して絶縁基体18を押圧挾持し、これによって絶縁基体18の側面メタライズ金属層とリード端子12との位置決めを行い、しかる後、ろう付け用炉中に通すことにより、絶縁基体18のメタライズ金属層とリード端

子12とをロウ付けしていた。

しかしながら、この方法によると連結型リードフレーム11は絶縁基体18とリード端子12との位置ずれを防止するために、絶縁基体18の外形寸法に対応させて正確に打抜き加工しなければならず、そのため絶縁基体18を隣接する連結板14,14の棚部15,15上に載置し、該連結板14,14の弾性を利用して絶縁基体18を押圧挾持する場合、絶縁基体18を棚部15上に載置する際には、連結板14,14を押し拡げなければならず、その際連結板14に過度の力が加わると連結板14は変形してしまい、その結果、連結板14が絶縁基体18を押圧挾持できなくなって、絶縁基体18の側面メタライズ金属層とリード端子12とを正確に位置決め接合することができず、リード端子12をメタライズ金属層に正確にロウ付けできないという欠点を有していた。

〔考案の目的〕

本考案は前記欠点に鑑み案出されたもので、リード端子をパッケージ部材に当接位置決めする際のリードフレームの変形を皆無としてリード端子

の位置ずれを防止し、リード端子をパッケージ部材に極めて精度良くロウ付けすることができる新規なリードフレームを提供することをその目的とする。

〔問題点を解決するための手段〕

本考案は複数個のリード端子を有する一対のリードフレームをパッケージ部材を載置するための棚部及びパッケージ部材に当接し位置決めするための爪部を両側に有する連結板で連結して成る半導体パッケージ用連結型リードフレームにおいて、前記両爪部間の連結板にスリットを形成したことを特徴とするものである。

〔実施例〕

次に本考案を第1図に示す実施例に基づき詳細に説明する。

第1図は本考案の半導体パッケージ用連結型リードフレームの位置実施例を示し、全体として1で示す連結型リードフレームは複数個のリード端子2を有する一対のリードフレーム3、3と該一対のリードフレーム3、3を連結する複数個の連

結板 4、4 とで構成されている。

前記リードフレーム 3 には複数個のリード端子 2 が一定の間隔で歯状に取付形成されており、該リード端子 2 の間隔はパッケージ部材 8 の側面に形成したメタライズ金属層 9 の間隔に対応させた間隔となっている。

また前記各リード端子 2 の一主面、即ちパッケージ部材 8 との当接面側には銀ろう等のろう材がクラッド（被着）されており、リード端子 2 をパッケージ部材 8 のメタライズ金属層 9 に圧接するよう位置決めをした後、約 800 ℃ の炉中に通し、銀ろう等を加熱溶融させると各リード端子 2 はパッケージ部材 8 のメタライズ金属層 9 にろう付けされるようになっている。

前記リードフレーム 3 及びリード端子 2 はコパール（Fe-Ni-Co）や 42 Alloy 等の金属から成り、板状の金属体を従来周知の打抜加工法により打抜くことによって形成される。

前記複数個のリード端子 2 を有する一対のリードフレーム 3、3 は複数個のコ字状の連結板 4 に

よって連結されており、該連結板 4 はそれぞれの頂部両側にはパッケージ部材 8 が載置される棚部 5 とパッケージ部材に当接し位置決めをするための爪部 6 がそれぞれ形成されている。

前記連結板 4 はリードフレーム 3、3 への取着間隔がパッケージ部材 8 の外形寸法に対応した間隔となっており、隣接する連結板 4、4 の相対向する棚部 5、5 にパッケージ部材 8 の両端を載置させることによってパッケージ部材 8 は連結板 4、4 上で該パッケージ部材 8 の側面メタライズ金属層 9 が各リード端子 2 の先端と圧接するように支持される。また同時に隣接する連結板 4、4 の相対向する爪部 6、6 によって連結板 4、4 上に支持されたパッケージ部材 8 は当接位置決めされ、パッケージ部材 8 はその遊動が阻止されることとなり、パッケージ部材 8 の位置決めが確実となる。

かくしてパッケージ部材 8 を隣接する連結板 4、4 の棚部 5、5 上に該連結板 4、4 (及び爪部 6、6) を押し拡げて載置し、爪部 6、6 で当接位置

決めすることによってパッケージ部材 8 の両側面に被着形成されたメタライズ金属層 9（例えば、Mo, W, Mn 等の高融点金属層）に、銀ロウ等のロウ材がクラッド（被着）されたリード端子 2 を圧接位置決めするとともに、これを約 800 °C のロウ付け用炉中に通し、ロウ材を加熱溶融させることによってリード端子 2 をパッケージ部材 8 の所定側面メタライズ金属層 9 に接続せしめる。

本考案の半導体パッケージ用連結型リードフレームにおいては連結板 4 の両側に形成した爪部 6、6 間にスリットを形成しておくことが重要である。このため第 1 図に示すように連結板 4 の爪部 6、6 間にはスリット 7 が形成されている。このように連結板 4 の爪部 6、6 間にスリット 7 を形成するとパッケージ部材 8 を隣接する連結板 4、4 の柵部 5、5 上に載置する際に連結板 4、4（及び爪部 6、6）を過度の力で押し拵げたとしても、その力の一部はスリット 7 で吸収されることとなり、連結板 4（及び爪部 6）が変形することなく、パッケージ部材 8 は爪部 6、6 によって当接

位置決めされ、パッケージ部材 8 はその位置決めが極めて正確となる。

↑
(考案の効果)

叙上の如く、本考案においては複数のリード端子を有する一対のリードフレームを連結する両側に棚部及び爪部を有する連結板の爪部間にスリットを設けたことから、連結板の棚部に該連結板(及び爪部)を押し拡げてパッケージ部材を載置する際、連結板及び爪部に過度の力が加わったとしてもその力の一部はスリットに吸収されることとなり、連結板及び爪部は変形することがなく、パッケージ部材をしっかりと位置決めして、リード端子をパッケージ部材の所定側面メタライズ金属層に極めて正確にロウ付けすることができる。また、本考案においてはパッケージ部材とリード端子とを位置決めするに際し黒鉛治具の使用が一切不要であることから製品としての半導体パッケージを極めて安価となすことができ、更には、リード端子ロウ付け後、リード端子やパッケージ部材のメタライズ金属層表面にめっきを行う場合、



めっき金属層の密着不良やピンホール等の発生を
皆無となすことも可能となる。

4. 図面の簡単な説明

第1図は本考案の一実施例を示す斜視図、第2
図は従来のICパッケージの断面図、第3図は従来
例の斜視図である。



- 1 . . . 連結型リードフレーム
- 2 . . . リード端子
- 3 . . . リードフレーム
- 4 . . . 連結板
- 5 . . . 棚部
- 6 . . . 爪部
- 7 . . . スリット
- 8 . . . パッケージ部材
- 9 . . . メタライズ金属層

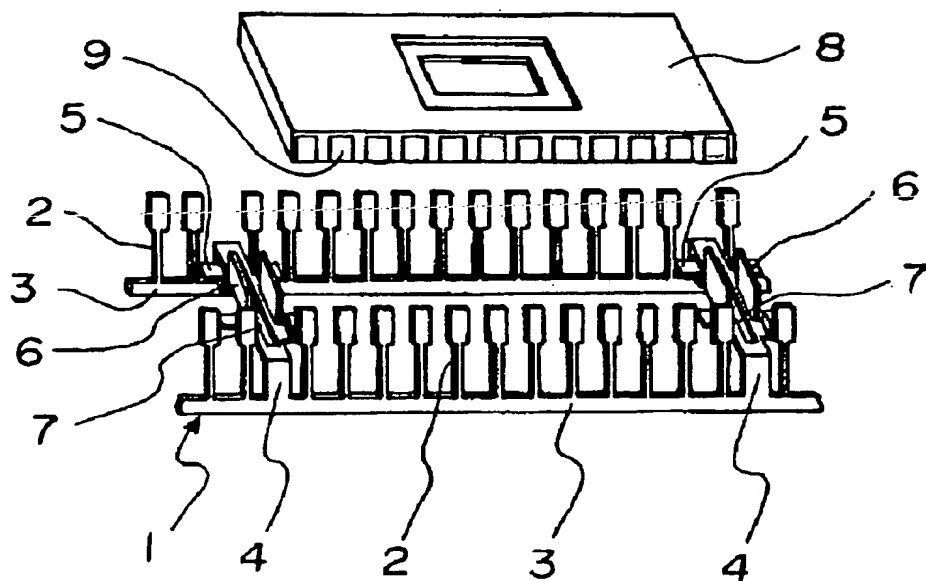
出願人

京セラ株式会社

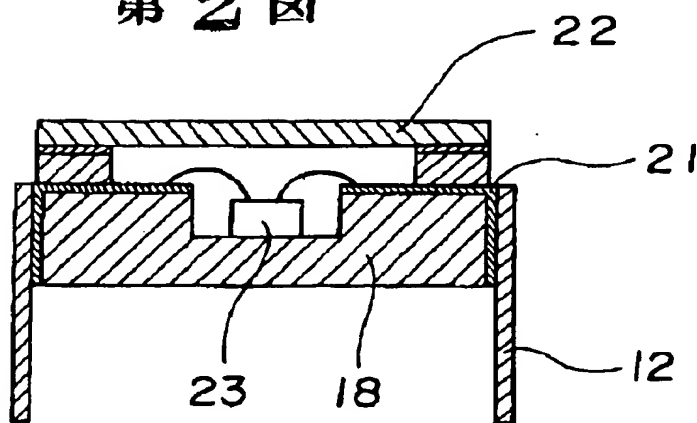
457

—11—

第 1 図



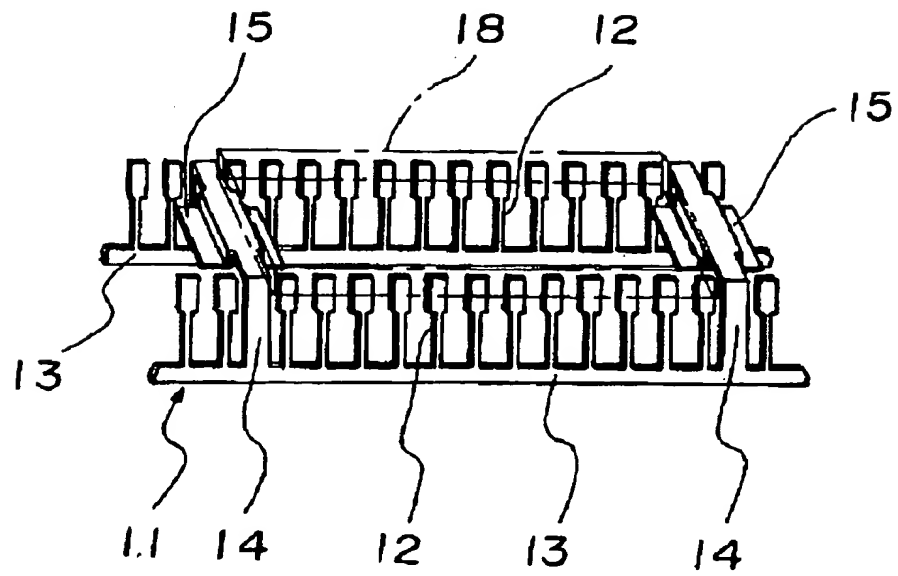
第 2 図



458

昭和62-8644

第3図



459